Family list
1 family member for:
JP7013518
Derived from 1 application.

DRIVING METHOD FOR TFT LIQUID CRYSTAL DEVICE Publication info: JP7013518 A - 1995-01-17

Data supplied from the esp@cenet database - Worldwide



# DRIVING METHOD FOR TFT LIQUID CRYSTAL DEVICE

Patent number:

JP7013518

**Publication date:** 

1995-01-17

Inventor:

**SUMI SHINOBU** 

Applicant:

CASIO COMPUTER CO LTD

Classification:
- international:

----

G09G3/36; G02F1/133; G02F1/136

- european:

**Application number:** 

JP19930152101 19930623

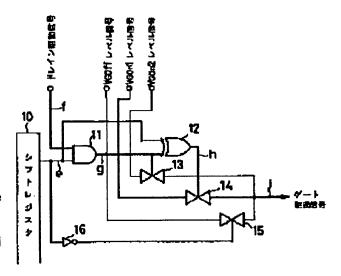
Priority number(s):

JP19930152101 19930623

Report a data error here

#### Abstract of JP7013518

PURPOSE:To reduce electric power consumption without lowering the response speed of a liquid crystal by varying the level of a gate driving signal to turn on a TFT according to the level of the drain driving signal of a TFT (pixel transistor) liquid crystal panel. CONSTITUTION: The output signal g of an AND circuit 11 turns a signal synchronized with a gate timing signal only when a drain driving signal f is at an 'H' level when the drain driving signal f is given to a gate timing signal e. An output signal h turns to a signal synchronized with the gate timing signal e only when the drain driving signal f is at an 'L' level. Then, a VGon1 level signal is outputted when the drain driving signal f is at the 'L' level and the gate timing signal e is at the 'H' level and a VGon2 level signal is outputted when the signal f is at the 'H' level and the signal e at the 'H' level as the gate driving signal i. The crest value is varied according to the level of the drain driving signal f as the gate driving signal i for turning on the TFT.



Data supplied from the esp@cenet database - Worldwide



### (19)日本国特許庁 (JP)

# (12) 公開特許公報(A)

## (11)特許出願公開番号

# 特開平7-13518

(43)公開日 平成7年(1995)1月17日

(51) Int.Cl.6		識別記号	庁内整理番号	FΙ	技術表示箇	訮
G 0 9 G	3/36					
G 0 2 F	1/133	550	9226-2K			
	1/136	500	9119-2K		·	

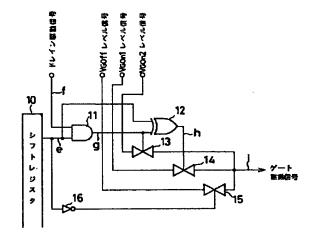
		審査請求	未請求 請求項の数1 OL (全 4 頁)	
(21)出願番号	<b>特願平5-152101</b>	(71)出願人	000001443 カシオ計算機株式会社	
(22)出願日	平成5年(1993)6月23日	(72)発明者	東京都八王子市石川町2951番地の5 カミ	
		(74)代理人	才計算機株式会社八王子研究所内 弁理士 鈴江 武彦	

## (54) 【発明の名称】 TFT液晶装置の駆動方法

### (57)【要約】

【目的】TFT液晶パネルの応答速度を下げることなく、消費電力を低減させる。

【構成】TFT液晶パネルのドレイン駆動信号 f の "H" "L"のレベルに応じてTFTをオンさせるためのゲート駆動信号 i の波高値レベルVGon1, VGon2 (VGon1<VGon2) を可変制御する。



1

#### 【特許請求の範囲】

【請求項1】 TFT液晶パネルのドレイン駆動信号の レベルに応じてゲート駆動信号のTFTをオンさせるレ ベルを可変することを特徴とするTFT液晶装置の駆動 方法。

#### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、TFT液晶装置の駆動 方法に関する。

[0002]

【従来の技術】TFT液晶パネルを駆動する駆動回路の 構成を図3 (1) に示す。同図 (1) で、1 がゲート駆 動回路、2 がドレイン駆動回路、3 がTFT液晶パネ ル、4 がTFT液晶パネル3 の各画素に設けられる非線 形素子である画素トランジスタ (TFT)、5 が各TF T4 のソース電極に液晶の容量CLCを介して接続される コモン端子である。

【0003】ゲート駆動回路1 からのゲート駆動信号 a が所定タイミングでVGon レベルとなってTFT4 がオ ン駆動信号bによりTFT4 を通して容量CLCが充電あ るいは放電される。

【0004】図4は上記図3の各部位における信号波形 を示し、ドレイン駆動信号bが"L"レベルであるとき (VDL区間)と "H"レベルであるとき (VDH区間)と に拘らず、TFT4 をオンさせるためのVGon レベルは 一定に設定している。

【0005】しかるに、上記図3 (1) の1 画素分のT FT4 及び容量CLCを取出して図3 (2) に示すよう に、TFT4のIDS、ISDはVGD、VGSに依存し、VGS が大であればIDSも大、VGDが大であればISDも大とな

【0006】容量CLCが高い電位に充電されていて、ド レイン駆動信号bが"L"レベルであるとき、VGDは大 きく一定であるため、ISDは大きく、容量CLCに蓄積さ れた電荷は図5に<1>で示すラインに沿って放電す

【0007】また、容量CLCが低い電位にあり、ドレイ ン駆動信号bが"H"レベルとなると、容量CLCはIDS で充電されて電位が上昇するので、VGSが容量CLCの充 40 電に対応して徐々に小さくなり、IDSが減少し、容量C LCの充電に要する時間が長くなる。これは、言い換えれ ば液晶の応答速度が低下することを意味する。

【0008】そのため、従来のTFT液晶装置では上記 のように容量CLCの電位が上昇しても充分な I SDがとれ るように、ゲート駆動信号aのVGon レベルを充分高い 値に設定している。

[0009]

【発明が解決しようとする課題】上述した如くドレイン 駆動信号 b が "L" レベルであるとき (VDL区間) と 50

"H"レベルであるとき(VDH区間)とに拘らずTFT 4 をオンさせるためのVGon レベルを一定に設定してお り、且つ、このVGon レベルを液晶の応答速度が低下す ることのないように充分高い値に設定しているため、消 費電力が多いという問題がある。

【0010】本発明は上記のような実情に鑑みてなされ たもので、その目的とするところは、液晶の応答速度を 下げることなく、消費電力を低減させることが可能なT FT液晶装置の駆動方法を提供することにある。

10 [0011]

> 【課題を解決するための手段及び作用】すなわち本発明 は、TFT液晶パネルのドレイン駆動信号のレベルに応 じてゲート駆動信号のTFTをオンさせるレベルを可変 するようにしたもので、必要に応じてTFTをオンさせ るためのゲート駆動信号のレベルを加減制御するため、 液晶の応答速度を下げることなく、無駄な電力の消費を 抑えることができる。

[0012]

【実施例】以下図面を参照して本発明の一実施例を説明 ンすると、そのときのドレイン駆動回路2 からのドレイ 20 する。図1はTFT液晶装置のゲート駆動回路内に設け られるゲート駆動信号を発生するための回路構成をゲー トライン1ライン分だけ抜出して示すもので、実際には ゲートラインの数だけ同様の回路が配設されるものであ

> 【0013】同図で、シフトレジスタ10からのゲートタ イミング信号 e は、アンド回路11、イクスクルーシブオ ア回路(以下「EXオア回路」と略称する)12の双方に 入力される一方、インパータ16を介して反転され、アナ ログスイッチ15にスイッチング信号として入力される。 30 上記アンド回路11には、シフトレジスタ10からのゲート タイミング信号eと共に、図示しないドレイン駆動回路 からのドレイン駆動信号 f が入力されており、その論理 出力信号gは上記EXオア回路12に入力される一方、ア ナログスイッチ13にスイッチング信号として入力され る。そして、EXオア回路12の論理出力信号hがアナロ グスイッチ14にスイッチング信号として入力される。

【0014】これらアナログスイッチ13~15は、いずれ もスイッチング信号が "H" レベルでオンとなるもの で、アナログスイッチ13にはTFTを充分にオフ状態と するVGoff信号が、アナログスイッチ14にはドレイン駅 動信号が"L"レベルでTFTを充分にオン状態とする VGon1レベル信号が、アナログスイッチ15にはアナログ スイッチ14にはドレイン駆動信号が "H" レベルでTF Tを充分にオン状態とするVGon2レベル信号(VGon1< VGon2) がそれぞれ印加される。そして、アナログスイ ッチ13~15のいずれかオンとなったものに印加されてい るレベル信号がゲート駆動信号Iとして、ここでは図示 しないTFT液晶パネルの該当するゲートラインに印加 される。

【0015】上記のような構成にあって、シフトレジス

タ10から図2(1)に示すようなゲートタイミング信号 eが出力され、これに対して図2(2)に示すようなド レイン駆動信号 f が与えられると、アンド回路11の出力 信号gは図2(3)に示すようにドレイン駆動信号fが "H" レベルのときにのみゲートタイミング信号eに同 期した信号となり、これがアナログスイッチ13にスイッ チング信号として送出される。また、EXオア回路12に はこのアンド回路11の出力信号gとゲートタイミング信 号eとが入力されるため、その出力信号hは図2(4) ベルのときにのみゲートタイミング信号eに同期した信 号となり、これがアナログスイッチ14にスイッチング信 号として送出される。

【0016】したがって、図2(5)に示すようにゲー ト駆動信号iとしては、ドレイン駆動信号fが"L"レ ベルでゲートタイミング信号 eが "H" レベルのタイミ ングではVGon1レベル信号を、ドレイン駆動信号 f が "H"レベルでゲートタイミング信号eが"H"レベル のタイミングではVGon2レベル信号 (VGon1 < VGon2) を、その他のタイミングではVGoll信号を出力するよう になる。

【0017】このように、TFTをオンさせるためのゲ ート駆動信号iとして、一律に充分高いレベルの信号を 供給印加するのではなく、ドレイン駆動信号 f のレベル に応じてその波高値を可変するようにしたため、無駄な 電力の消費を抑え、電力を有効に使用することができ

### [0018]

【発明の効果】以上に述べた如く本発明によれば、TF T液晶パネルのドレイン駆動信号のレベルに応じてゲー ト駆動信号のTFTをオンさせるレベルを可変するよう にしたので、必要に応じてTFTをオンさせるためのゲ ート駆動信号のレベルを加減制御して、液晶の応答速度 に示すように結果としてドレイン駆動信号 f が "L" レ 10 を下げることなく、消費電力を低減させることが可能な TFT液晶装置の駆動方法を提供することができる。

#### 【図面の簡単な説明】

【図1】本発明の一実施例に係るゲート駆動回路の構成 を示すプロック図。

【図2】図1の各信号波形を示すタイミングチャート。

【図3】一般的なTFT液晶パネルを駆動する駆動回路 の構成を示す図。

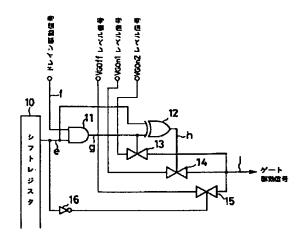
【図4】図3の各信号波形を示す図。

【図5】図4の液晶容量CLCの放電特性を示す図。

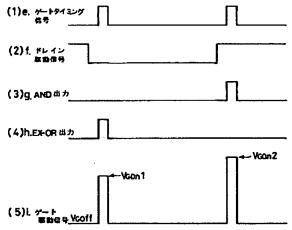
#### 20 【符号の説明】

1 …ゲート駆動回路、2 …ドレイン駆動回路、3 …TF T液晶パネル、4 …TFT、10…シフトレジスタ、11… アンド回路、12…イクスクルーシブオア(EXオア)回 路、13~15…アナログスイッチ、16…インパータ。

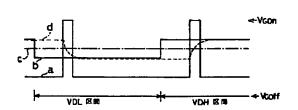
[図1]



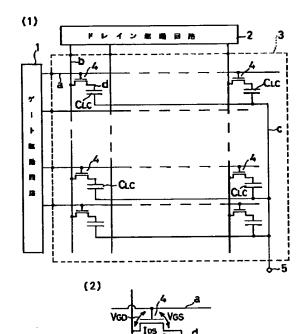
【図2】



[図4]







[図5]

